## (19) 世界知的所有権機関 国際事務局



## 10.00 \$ 10.00 10.00 10.00 10.00 10.00 10.00 10.00 10.00 10.00 10.00 10.00 10.00 10.00 10.00 10.00 10.00 10.00 1

## (43) 国際公開日 2004 年8 月19 日 (19.08.2004)

PCT

## (10) 国際公開番号 WO 2004/070804 A1

(51) 国際特許分類7:

H01L 21/28

(21) 国際出願番号:

PCT/JP2004/001315

(22) 国際出願日:

2004年2月9日(09.02.2004)

(25) 国際出願の言語:

日本語

(26) 国際公開の言語:

日本語

(30) 優先権データ:

特顯2003-031110 2003 年2 月7 白 (07.02.2003) 別 特顯2003-129878 2003 年5 月8 白 (08.05.2003) 別

(71) 出願人(米国を除く全ての指定国について): 日本電纸 株式会社 (NEC CORPORATION) [JP/JP]; 〒1088001 東京都港区定五丁目7番1号 Tokyo (JP).

(72) 発明者; および

(75) 発明者/出願人 (米国についてのみ): 寺島 治一 (TERASHIMA, Kolchi) [JP/JP]; 〒1088001 東京都港 区芝五丁目7番1号日本電気株式会社内 Tokyo (JP). 三浦喜直 (MIURA, Yoshinao) [JP/JP]; 〒1088001 東京 都港区芝五丁目7番1号日本電気株式会社内 Tokyo (JP). (74) 代理人: 浜田 治雄 (HAMADA, Haruo): 〒1070062 東京都港区南青山 3 丁目 4 番 1 2 号知恵の館 Tokyo (IP).

(81) 指定回(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LY, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

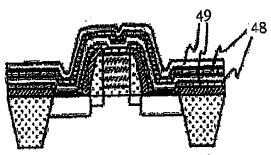
(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU, MC, NL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:
- 国際調査報告書

[饒葉有]

(54) Title: METHOD FOR FORMING NICKEL SILICIDE FILM, METHOD FOR MANUFACTURING SEMICONDUCTOR DEVICE, AND METHOD FOR ETCHING NICKEL SILICIDE

(54) 発明の名称: ニッケルシリサイド膜の形成方法、半導体装置の製造方法およびニッケルシリサイド膜のエッチング方法



(57) Abstract: A method for manufacturing a semiconductor device, which comprises a laminate film forming step of laminating one or more nickel layers and one or more silicon layers alternately on a substrate having, on its surface, a semiconductor region and an insulating film region at a first substrate temperature not causing a silicide forming reaction, a silicide reaction step of subjecting the laminate film to a heat treatment at a second substrate temperature suitable for forming nickel monosilicide, and a step of removing a film having been formed on the insulating film region by wet otching, wherein in the laminate film forming step, the ratio of the number of nickel atoms to that of silicon atoms in the whole laminate film is set to be 1 or more; a method for forming a

nickel silicide film which is included in the above method for manufacturing a semiconductor device; and a method for eaching a nickel silicide film. The above method allows the formation of a nickel silicide film of a low resistance having a satisfactory thickness with the minimum consumption of silicon atoms in a silicon substrate.

(57)要約:基板シリコン中のシリコン原子の消費量をできるだけ少なくして、なおかつ十分な厚さをもった低抵抗。のニッケルシリサイド膜の形成方法、半導体装置の製造方法およびニッケルシリサイド膜のアッチング方法を提供する。表面に半導体領域および絶縁膜領域を有する基板上に、シリサイド反応を起こさない第1の基板温度で少なしくとも各1層よりなるニッケル層とシリコン層を交互に積磨する積層膜形成工程と、その積層膜をニッケルモノシリサイドが生成する第2の基板温度で熱処理するシリサイド反応工程と、ウェットエッチングによって絶縁膜上に砂成された膜を除去する工程とを合む半導体装置の製造方法であって、積層膜形成工程において、積層膜全体のシーリコン原子数に対するニッケル原子数の比を1または1より大きくすることによって、上記課題を解決した。